**CÂU HỎI LÝ THUYẾT**

**1. Trình bày khái niệm Kiến trúc máy tính và các thành phần của Kiến trúc máy tính.**

- Kiến trúc máy tính (computer architecture): là khoa học về lựa chọn và kết nối các thành phần phần cứng của máy tính nhằm đạt yêu cầu:

Hiệu năng: càng nhanh càng tốt

Chức năng: nhiều chức năng

Giá thành: càng rẻ càng tốt

- 3 thành phần cơ bản của kiến trúc máy tính

1.Kiến trúc tập lệnh (ISA): là hình ảnh trừu tượng của máy tính ở mức ngôn ngữ máy (hoặc hợp ngữ), bao gồm:

Tập lệnh

Các chế độ địa chỉ bộ nhớ

Các thanh ghi

Khuôn dạng địa chỉ và dữ liệu

2.Vi kiến trúc (microarchitecture): còn được gọi là tổ chức máy tính, mô tả về hệ thống ở mức thấp, liên quan tới:

Các thành phần phần cứng kết nối với nhau như thế nào

Các thành phần phần cứng phối hợp, tương tác với nhau như thế nào để thực hiện tập lệnh

3.Thiết kế hệ thống, bao gồm tất cả các thành phần phần cứng khác trong hệ thống máy tính, ví dụ:

Các hệ thống kết nối như bus và chuyển mạch

Mạch điều khiển bộ nhớ, cấu trúc phân cấp bộ nhớ

Các kỹ thuật giảm tải cho CPU như truy cập trực tiếp bộ nhớ

Các vấn đề như đa xử lý

**2.  Trình bày các thanh ghi của vi xử lý Intel 8086.**

Các thanh ghi trong bộ vi xử lý 8086 được chia thành các nhóm như sau:

- Các thanh ghi đa năng:

4 thanh ghi 16 bits:

•AX: Thanh ghi tổng, thường dùng để lưu kết quả

•BX: Thanh ghi cơ sở, thường dùng chứa địa chỉ ô nhớ

•CX: Thanh ghi đếm, thường dùng làm con đếm cho các lệnh lặp

•DX: Thanh ghi dữ liệu

Hoặc 8 thanh ghi 8 bits: AH AL, BH, BL, CH, CL, DH, DL

A table with numbers and letters

Description automatically generated

- Các thanh ghi con trỏ và chỉ số:

§SP (Stack Pointer): con trỏ ngăn xếp. SP luôn chứa địa chỉ đỉnh  ngăn xếp

§BP (Base Pointer): Con trỏ cơ sở - sử dụng với đoạn ngăn xếp

§SI (Source Index): Thanh ghi chỉ số nguồn. SI thường dùng chứa

địa chỉ ô nhớ nguồn trong các thao tác chuyển dữ liệu

§DI (Destination Index): Thanh ghi chỉ số đích. DI thường dùng chứa

địa chỉ ô nhớ đích trong các thao tác chuyển dữ liệu

A close up of a paper

Description automatically generated

- Các thanh ghi đoạn:

§CS (Code Segment): Thanh ghi đoạn mã. CS chứa địa chỉ bắt đầu  đoạn mã

§DS (Data Segment): Thanh ghi đoạn dữ liệu. DS chứa địa chỉ bắt

đầu đoạn dữ liệu

§SS (Stack Segment): Thanh ghi đoạn ngăn xếp. SS chứa địa chỉ  bắt đầu đoạn ngăn xếp

§ES (Extra Segment): Thanh ghi đoạn dữ liệu mở rộng. ES chứa địa  chỉ bắt đầu đoạn dữ liệu mở rộng.

A close up of a paper

Description automatically generated

- Con trỏ lệnh và thanh ghi cờ:

§IP (Instruction Pointer): Con trỏ lệnh (còn gọi là bộ đếm chương  trình PC). IP luôn chứa địa chỉ của lệnh tiếp theo sẽ được thực  hiện;

§FR (Flag Register) hoặc SR (Status Register): Thanh ghi cờ hoặc  thanh ghi trạng thái.

•Cờ trạng thái: Các bit của FR lưu các trạng thái của kết quả phép toán  ALU thực hiện

•Cờ điều khiển: trạng thái của tín hiệu điều khiển.

A close up of a crossword

Description automatically generated

3. Trình bày khuôn dạng lệnh của vi xử lý Intel 8086

4. Trình bày cấu trúc của bộ xử lý trung tâm.

A black background with a black square

Description automatically generated with medium confidence

CU: (Control Unit) Khối điều khiển, điều khiển toàn bộ hoạt động của CPU theo xung nhịp đồng hồ

IR: (Instruction Register) Thanh ghi lệnh, lưu lệnh được thực hiện

PC: (Program Counter) Bộ đếm chương trình, chứa địa chỉ của ô nhớ chứ lệnh tiếp theo được thực hiện

MAR: (Memory Address Register) Thanh ghi địa chỉ bộ nhớ, nhận địa chỉ ô nhớ tiếp theo từ PC và chuyển tiếp ra bus địa chỉ

MBR: (Memory Buffer Register) Thanh ghi nhớ đệm, nhận lệnh từ Bus địa chỉ và chuyển tiếp lệnh đến IR thông qua bus trong CPU

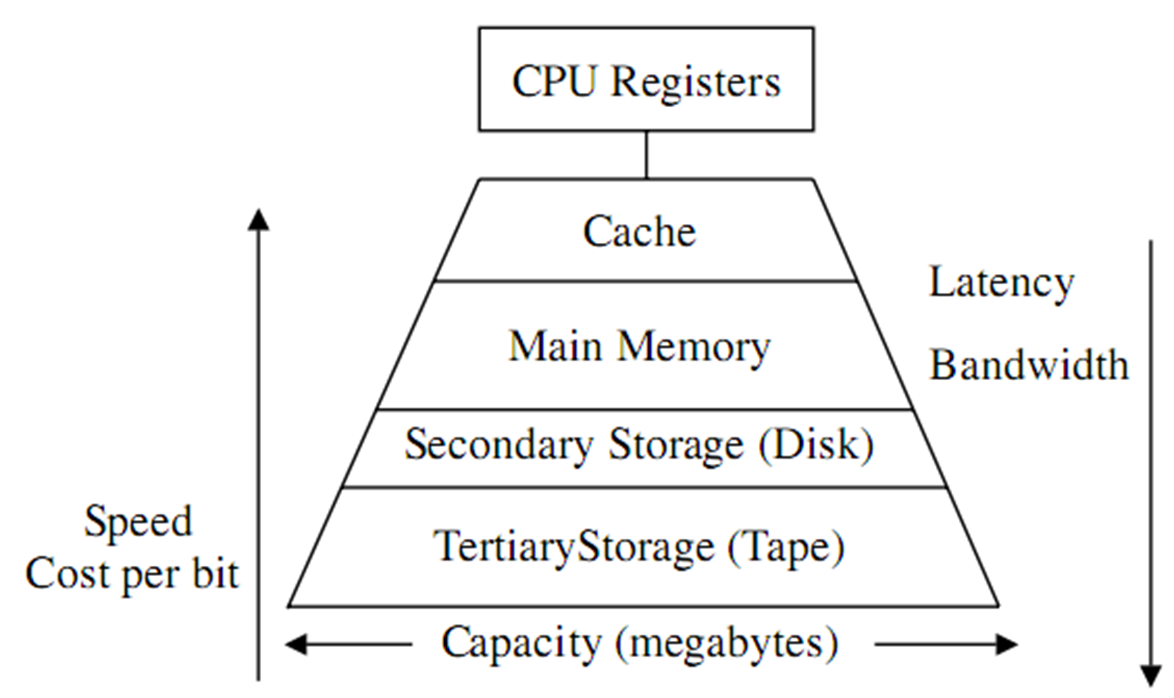
A: (Accumulator Register) Thanh ghi tích lũy, lưu toán hạng và kết quả đầu ra

Y, Z: (Temporary Register) Thanh ghi tạm thời, chưa toán hạng đầu vào, kết quả đầu ra, hỗ trợ xử lý song song, thực hiện trong cơ chế thực hiện lệnh tiên tiến không theo trật tự

FR: (Flag Register) Thanh ghi cờ, mỗi bit của thanh ghi lưu kết quả của phép tính ALU thực hiện được

ALU: (Arithmetic and Logic Unit) Khối tính toán số học -logic, chức năng tính toán

5. Trình bày hệ thống bộ nhớ phân cấp trong các hệ thống máy tính



- Thanh ghi của CPU:

Kích thước rất nhỏ (vài chục byte tới vài KB)

Tốc độ rất nhanh, thời gian truy cập khoảng 0.25 ns

Giá thành đắt

Lưu trữ tạm thời dữ liệu đầu vào và ra cho các lệnh

- Cache:

Kí thước nhỏ (64KB tới 16MB)

Tốc độ nhanh, thời gian truy cập khoảng 1 – 5ns

Giá thành đắt

Lưu trữ lệnh và dữ liệu cho CPU

Còn được gọi là “bộ nhớ thông minh” (smart memory)

- Bộ nhớ chính:

Kích thước lớn, dung lượng từ 256MB tới 4GB cho các hệ 32bits

Tốc độ chậm, thời gian truy cập từ 50 – 70ns

Lưu trữ lệnh và dữ liệu cho hệ thống và người dùng

Giá thành rẻ

- Bộ nhớ phụ:

Kích thước rất lớn, dung lượng từ 20GB tới 1000GB

Tốc độ rất chậm, thời gian truy cập khoảng 5ms

Lưu trữ lượng dữ liệu lớn dưới dạng file trong thời gian lâu dài

Giá thành rất rẻ

\*\*\*Vai trò

- Nâng cao hiệu năng hệ thống:

Dung hòa được CPU có tốc độ cao với bộ nhớ chính và bộ nhớ phụ có tốc độ thấp

Thời gian truy cập dữ liệu trung bình của CPU từ hệ thống bộ nhớ gần bằng thời gian truy cập cache

- Giảm giá thành sản xuất:

Các thành phần đắt tiền sẽ được sử dụng với dung lượng nhỏ hơn

Các thành phần rẻ hơn được sử dụng với dung lượng lớn hơn

=> Tổng giá thành của hệ thống nhớ theo mô hình phân cấp sẽ rẻ hơn so với hệ thống nhớ không phân cấp cùng tốc độ

6. Phân biệt hai loại máy tính CISC và RISC .

|  |  |  |
| --- | --- | --- |
| Tiêu chí | RISC  A diagram of a computer hardware  Description automatically generated | CISC  A diagram of a computer system  Description automatically generated |
| Cấu tạo | Máy trạng thái hữu hạn | Vi chương trình |
| Tập lệnh | 80-100 | 200-300 |
| Tốc độ xử lý lệnh | Nhanh hơn | Chậm hơn |
| Lập trình | Phức tạp hơn | Đơn giản hơn |
| Ứng dụng | - Các hệ VXL ĐƠN GIẢN  - Trong bộ vi điều khiển | - Trong các hệ thống máy tính phổ thông |

7. Trình bày 2 nguyên lý hoạt động tạo ra cơ chế hoạt động thông minh của bộ nhớ cache.

* Cache hoạt động dựa trên 2 nguyên lý cơ bản:

Nguyên lý cục bộ/ lân cận về không gian (spatial locality)

Nguyên lý cục bộ/ lân cận về thời gian (temporal locality)

* Cục bộ (lân cận) về không gian:

Nếu một vị trí bộ nhớ được truy cập, thì khả năng/ xác suất các vị trí gần đó được truy cập trong thời gian gần tới là cao

Áp dụng với các mục dữ liệu và các lệnh có thứ tự tuần tự theo chương trình

Hầu hết các lệnh trong chương trình có thứ tự tuần tự, do đó cache đọc một khối lệnh trong bộ nhớ, mà bao gồm cả các phần tử xung quanh vị trí phần tử hiện tại được truy cập

A group of cell phones

Description automatically generated with medium confidence

* Cục bộ (lân cận) về thời gian:

Nếu một vị trí bộ nhớ được truy cập, thì khả năng nó sẽ được truy cập lại trong thời gian gần tới là cao

Áp dụng với các mục dữ liệu và các lệnh trong vòng lặp

Cache đọc khối dữ liệu trong bộ nhớ bao gồm tất cả các thành phần trong vòng lặp

A diagram of a loop

Description automatically generated with medium confidence

8. Nêu các địa chỉ của lệnh trong vi xử lý 8086. Cho một ví dụ minh họa mỗi dạng lệnh đó

- Chế độ địa chỉ (Addressing Mode) là cách CPU tổ chức và  lấy dữ liệu cho các toán hạng khi thực hiện lệnh;

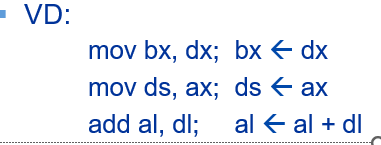
- Một bộ vi xử lý có thể có nhiều chế độ địa chỉ. Vi xử lý  8086/8088 có 7 chế độ địa chỉ:

1.Chế độ địa chỉ thanh ghi (Register Addressing Mode)

§Sử dụng các thanh ghi bên trong cpu như là các toán hạng để

chứa dữ liệu cần thao tác.

§Cả toán hạng gốc và đích đều là các thanh ghi



2.Chế độ địa chỉ tức thì (Immediate Addressing Mode)

§Toán hạng đích là một thanh ghi hay một ô nhớ

§Toán hạng gốc là một hằng số

A close-up of a text

Description automatically generated

3.Chế độ địa chỉ trực tiếp (Direct Addressing Mode)

§Một toán hạng là một hằng biểu diễn

địa chỉ lệch (offset) của ô nhớ

§Toán hạng còn lại có thể là thanh ghi  (không được là ô nhớ)

A close-up of a computer screen

Description automatically generated

4.Chế độ địa chỉ gián tiếp qua thanh ghi (Register Indirect Addressing  Mode)

§Một toán hạng là một thanh  ghi chứa địa chỉ lệch của ô  nhớ

§Toán hạng còn lại có thể là  thanh ghi

A close-up of a white background

Description automatically generated

5.Chế độ địa chỉ tương đối cơ sở (Based Plus Displacement Addressing  Mode)

§Một toán hạng là đ/c của ô nhớ.

•Đ/c của ô nhớ được tạo bởi việc sử  dụng thanh ghi cơ sở như BX (đoạn  DS) hoặc BP (đoạn SS) và một  hằng số.

•Hằng số trong địa chỉ tương đối cơ  sở biểu diễn các giá trị dịch chuyển  (displacement) được dùng để tính  địa chỉ hiệu dụng của các toán hạng  trong các vùng nhớ DS và SS.

§Toán hạng còn lại có thể là  thanh ghi (ko được là ô nhớ)

A close-up of a number

Description automatically generated

6.Chế độ địa chỉ tương đối chỉ số (Indexed Plus Displacement  Addressing Mode)

§Một toán hạng là đ/c của ô nhớ.

•Đ/c của ô nhớ được tạo bởi việc sử dụng thanh ghi cơ sở SI hoặc DI  và một hằng số.

•Hằng số trong địa chỉ tương đối cơ sở biểu diễn các giá trị dịch chuyển  (displacement) được dùng để tính địa chỉ hiệu dụng của các toán hạng  trong các vùng nhớ DS.

§Toán hạng còn lại có thể là thanh ghi (ko được là ô nhớ)

A close-up of a number

Description automatically generated

7.Chế độ địa chỉ tương đối chỉ số cơ sở (Based Indexed Plus  Displacement Addressing Mode)

§Một toán hạng là đ/c của ô nhớ.

•Đ/c của ô nhớ được tạo bởi việc sử dụng  các thanh ghi BX+SI/DI (đoạn DS) hoặc  BP+SI/DI (đoạn SS) và một hằng số.

•Hằng số trong địa chỉ tương đối cơ sở biểu  diễn các giá trị dịch chuyển (displacement)  được dùng để tính địa chỉ hiệu dụng của  các toán hạng trong các vùng nhớ DS và  SS.

§Toán hạng còn lại có thể là thanh ghi (ko được là ô nhớ)

A close-up of a white background

Description automatically generated

9. Thế nào là vào ra bằng thăm dò và bằng truy nhập trực tiếp bộ nhớ DMA. So sánh sự giống và khác nhau của hai phương pháp và lấy ví dụ minh họa..

**Vào/Ra bằng thăm dò (Polling)** và **Vào/Ra bằng truy nhập trực tiếp bộ nhớ (DMA - Direct Memory Access)** là hai phương pháp được sử dụng để truyền dữ liệu giữa CPU và các thiết bị ngoại vi.

1. **Vào/Ra bằng thăm dò (Polling)**: Trong phương pháp này, CPU liên tục kiểm tra trạng thái của thiết bị để xem liệu thiết bị có sẵn sàng để truyền dữ liệu hay không. Khi thiết bị sẵn sàng, CPU sẽ thực hiện việc truyền dữ liệu. Điều này đòi hỏi CPU phải dành một lượng thời gian đáng kể để kiểm tra và chờ đợi thiết bị, dẫn đến việc lãng phí tài nguyên CPU.  
   Ví dụ: CPU kiểm tra trạng thái của máy in để xem liệu máy in có sẵn sàng nhận dữ liệu từ CPU hay không. Nếu máy in sẵn sàng, CPU sẽ gửi dữ liệu đến máy in.
2. **Vào/Ra bằng truy nhập trực tiếp bộ nhớ (DMA)**: Trong phương pháp này, một thiết bị phụ trợ đặc biệt gọi là bộ điều khiển DMA được sử dụng để truyền dữ liệu giữa bộ nhớ và thiết bị ngoại vi mà không cần sự can thiệp của CPU. Điều này giúp giảm bớt tải cho CPU và cho phép CPU thực hiện các công việc khác trong khi việc truyền dữ liệu đang diễn ra.  
   Ví dụ: Khi dữ liệu cần được truyền từ ổ đĩa cứng đến bộ nhớ, bộ điều khiển DMA sẽ thực hiện việc truyền dữ liệu mà không cần sự can thiệp của CPU.

**So sánh giữa Polling và DMA**:

* **Hiệu suất**: DMA thường hiệu quả hơn so với Polling vì nó giảm bớt tải cho CPU và cho phép CPU thực hiện các công việc khác trong khi việc truyền dữ liệu đang diễn ra.
* **Độ phức tạp**: Polling thường đơn giản hơn để triển khai so với DMA, nhưng nó có thể không hiệu quả trong một số trường hợp, đặc biệt khi cần truyền một lượng lớn dữ liệu.
* **Tài nguyên**: Polling có thể lãng phí tài nguyên CPU do CPU phải liên tục kiểm tra trạng thái của thiết bị. Trong khi đó, DMA sử dụng một thiết bị phụ trợ đặc biệt để thực hiện việc truyền dữ liệu, giải phóng tài nguyên CPU.

**Ví dụ về Polling:**

Giả sử chúng ta có một CPU và một thiết bị ngoại vi (ví dụ: máy in). CPU muốn gửi một tệp tin đến máy in để in. Trong phương pháp Polling, CPU sẽ thực hiện các bước sau:

1. CPU kiểm tra trạng thái của máy in (thăm dò) để xem liệu máy in có sẵn sàng nhận dữ liệu hay không.
2. Nếu máy in không sẵn sàng, CPU sẽ tiếp tục kiểm tra (polling) cho đến khi máy in sẵn sàng.
3. Khi máy in sẵn sàng, CPU sẽ gửi tệp tin đến máy in.
4. CPU tiếp tục kiểm tra máy in cho đến khi việc in hoàn tất.

**Ví dụ về DMA:**

Giả sử chúng ta có một CPU, một bộ điều khiển DMA và một thiết bị ngoại vi (ví dụ: ổ đĩa cứng). CPU muốn đọc một tệp tin từ ổ đĩa cứng. Trong phương pháp DMA, CPU sẽ thực hiện các bước sau:

1. CPU thiết lập bộ điều khiển DMA với địa chỉ của tệp tin trên ổ đĩa cứng và địa chỉ trong bộ nhớ nơi tệp tin sẽ được lưu.
2. CPU sau đó yêu cầu bộ điều khiển DMA bắt đầu quá trình đọc tệp tin.
3. Bộ điều khiển DMA sau đó đọc tệp tin từ ổ đĩa cứng và lưu nó vào bộ nhớ mà không cần sự can thiệp của CPU.
4. Khi việc đọc tệp tin hoàn tất, bộ điều khiển DMA sẽ thông báo cho CPU. Trong thời gian này, CPU có thể thực hiện các công việc khác.

10. Vẽ sơ đồ khối tổng quát và trình bày chu trình xử lý lệnh của CPU.

CU: (Control Unit) Khối điều khiển

IR: (Instruction Register) Thanh ghi lệnh

PC: (Program Counter) Bộ đếm chương trình

MAR: (Memory Address Register) Thanh ghi địa chỉ bộ nhớ

MBR: (Memory Buffer Register) Thanh ghi nhớ đệm

A: (Accumulator Register) Thanh ghi tích lũy

Y, Z: (Temporary Register) Thanh ghi tạm thời

FR: (Flag Register) Thanh ghi cờ

ALU: (Arithmetic and Logic Unit) Khối tính toán số học -logic

A diagram of a bus

Description automatically generated

1.Khi một chương trình được chạy, hệ điều hành tải mã chương trình vào bộ nhớ trong

2.Địa chỉ lệnh đầu tiên của chương trình được đưa vào thanh ghi PC

3.Địa chỉ của ô nhớ chứa lệnh được chuyển tới bus A qua thanh ghi MAR

4.Tiếp theo, bus A truyền địa chỉ tới khối quản lý bộ nhớ MMU (Memory Management Unit)

5.MMU chọn ô nhớ và sinh ra tín hiệu READ

6.Lệnh chứa trong ô nhớ được chuyển tới thanh ghi MBR qua bus D

7.MBR chuyển lệnh tới thanh ghi IR. Sau đó IR lại chuyển lệnh tới CU

8.CU giải mã lệnh và sinh ra các tín hiệu xử lý cho các đơn vị khác, ví dụ như ALU để thực hiện lệnh

9.Địa chỉ trong PC được tăng lên để trỏ tới lệnh tiếp theo của chương trình sẽ được thực hiện

10.Thực hiện lại các bước 3->9 để chạy hết các lệnh của chương trình

11.Cơ chế ống lệnh (pipeline) của CPU thường gặp phải những vấn đề gì? Nêu ý nghĩa các lệnh dưới đây (Rl, R2 là các thanh ghi và các lệnh quy ước theo dạng LỆNH <ĐÍCH> <GỐC>) và đưa ra một hướng giải quyết xung đột dữ liệu trong pipeline khi thực hiện đoạn chương trình sau:

(1)      LOAD R2, #200

(2)      LOAD Rl, #1000

(3)          STORE (R1), R2

(4)      SUBTRACT R2, #210

(5)      ADD 1000, #10

(6)      ADD R2, (R1)

biết rằng mỗi lệnh được chia thành 5 giai đoạn trong pipeline: Đọc lệnh (IF), giải mã & đọc toán hạng (ID), truy nhập bộ nhớ (MEM), thực hiện (EX) và lưu kết quả (WB).

\*\*Cơ chế ống lệnh (pipeline) của CPU thường gặp phải:

- Vấn đề xung đột tài nguyên (resource conflict)

Xung đột truy cập bộ nhớ

Xung đột truy cập thanh ghi

- Xung đột/ tranh chấp dữ liệu (data hazard)

Hầu hết là RAW hay Read After Write Hazard

- Các lệnh rẽ nhánh (Branch Instruction)

Không điều kiện

Có điều kiện

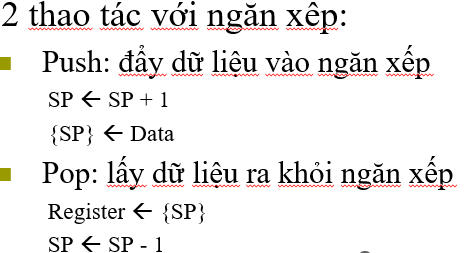
Gọi thực hiện và trở về từ chương trình con

12. Thế nào là vào ra bằng thăm dò và bằng truy nhập trực tiếp bộ nhớ DMA. So sánh sự giống và khác nhau của hai phương pháp và lấy ví dụ minh họa.(Câu 9)

13. Nêu chức năng và phương thức hoạt động của con trỏ ngăn xếp SP (Stack Pointer). Thanh ghi cờ (hay thanh ghi trạng thái) của vi xử lý có chức năng gì? Nêu ý nghĩa của các cờ nhớ (C), cờ không (Z), cờ dấu (S).

- SP làm một thanh ghi luôn chứa địa chỉ của ngăn nhớ đỉnh ngăn xếp

Hoạt động theo nguyên lý LIFO (Last In – First Out).



Khi ngăn xếp rỗng, SP trỏ vào đáy.

-  Thanh ghi trạng thái còn gọi là thanh ghi cờ (Flag Register)

Mỗi bit của thanh ghi cờ lưu trữ trạng thái kết quả phép tính được ALU thực hiện

Có 2 kiểu cờ:

Cờ trạng thái: CF, OF, AF, ZF, PF, SF

Cờ điều khiển: IF, TF, DF

Các bit cờ thường được dùng là các điều kiện rẽ nhánh lệnh tạo logic chương trình

Kích thước FR phụ thuộc thiết kế CPU

- Cờ phép toán

• Cờ Zero (cờ rỗng): ZF: Zero Flag, ZF=1 nếu kết quả =0 và ZF=0 nếu kết quả <>0.

• Cờ Sign (cờ dấu): SF: Sign Flag, SF=1 nếu kết quả âm và  SF=0 nếu kết quả dương

• Cờ Carry (cờ nhớ): Carry Flag, CF=1 nếu có nhớ/mượn ở bit trái nhất → cờ báo tràn với số không dấu.

**BÀI TẬP**

1. Cho một máy tính có độ rộng bus dữ liệu là 32 bit, quản lý được bộ nhớ có dung lượng tối đa là 64GB, bộ nhớ cache có dung lượng 4MB với dòng cache 64KB. Hãy xác định các thành phần địa chỉ của bộ nhớ khi sử dụng phương pháp ánh xạ trực tiếp.

2. Cho một máy tính có độ rộng bus dữ liệu là 64 bit, quản lý được bộ nhớ có dung lượng tối đa là 128GB, bộ nhớ cache có dung lượng 4MB và 4 đường cache với dòng cache 32KB. Hãy xác định các thành phần địa chỉ của bộ nhớ khi sử dụng phương pháp ánh xạ tập kết hợp.

3. Cho 1 máy tính có dung lượng bộ nhớ chính: 1GB, kích thước của 1 dòng cache 16 Byte, bộ nhớ cache có kích thước 64KB. Xác định các trường địa chỉ  với phương pháp ánh xạ:

a. Ánh xạ trực tiếp

b. Ánh xạ tập kết hợp 4 đường

4. Viết chương trình hợp ngữ nhập vào 1 chuỗi ký tự không quá 20 ký tự chỉ gồm các chữ cái và chữ số, in các chữ số ra màn hình

5. Viết chương trình hợp ngữ Assembly cho phép nhập một chuỗi các ký tự, việc nhập kết thúc khi nhấn #

6. Viết chương trình hợp ngữ Assembly 8086 xuất hiện chuỗi “KTMT\_2024” và in kết quả ra màn hình.

7. Viết chương trình hợp ngữ nhập vào 1 chuỗi ký tự không quá 15 ký tự, chuyển đổi các ký tự chữ thường thành chữ in và in chuỗi ký tự ra màn hình.

8. Vẽ lưu đồ thuật toán và Viết chương trình hợp ngữ để tính tổng từ 0-150 rồi in kết quả ra màn hình.